SEMICONDUCTOR DEVICE

Publication number: JP11307601

Publication date:

1999-11-05

Inventor:

DEGUCHI YOSHINOBU

Applicant:

MITSUBISHI ELECTRIC CORP

Classification:

- european:

- international:

H01L21/66; H01L21/60; H01L21/66; H01L21/66; H01L21/02; H01L21/66; (IPC1-7): H01L21/66;

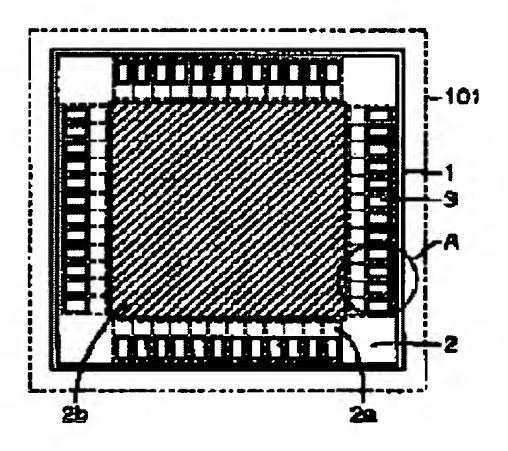
H01L21/60

Application number: JP19980106453 19980416 Priority number(s): JP19980106453 19980416

Report a data error here

Abstract of **JP11307601**

PROBLEM TO BE SOLVED: To provide a semiconductor device capable of having a semiconductor chip easily miniaturized and also having satisfactory electrical connection between probes and bonding pads. SOLUTION: A circuit forming region 2, having an inner circuit region 2b formed of elements discharging specific functions as well as input output circuit regions 2a, is arranged on a semiconductor chip 1. In this constitution, a plurality of bonding pads 3 to be the electrodes for electrically connecting the semiconductor chip 1 to the outer part of the semiconductor chip 1 are arranged along the outer periphery of the input/output circuit regions 2a on the input/output circuit regions 2a.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A) (11) 特許出願公開番号

特開平11-307601

(43) 公開日 平成 11年(1999)11 月5日

(51) Int. Cl. 6 FI 識別記号 21/66 H 0 1 L H01L 21/66 Ε 21/60 21/60 301 N 301

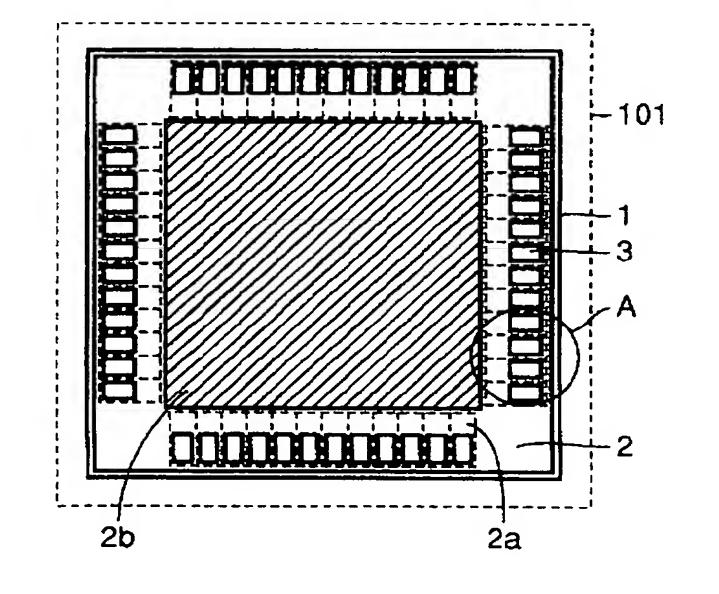
未請求 請求項の数 5 (全 6 頁) OL 審査請求 (71) 出願人 (21) 出願番号 特願平10-106453 000006013 三菱電機株式会社 (22) 出願日 平成 10年(1998)4 月16日 東京都千代田区丸の内二丁目2番3号 (72) 発明者 出口 善宣 東京都千代田区丸の内二丁目2番3号 三菱 電機株式会社内 (74) 代理人 弁理士 深見 (外3名) 久郎

(54)【発明の名称】半導体装置

(57)【要約】

【課題】 半導体チップが容易に縮小され、かつ、プロ ーブ針とボンディングパッドとの電気的接続が良好に行 なわれる半導体装置を提供する。

【解決手段】 半導体チップ1には、所定機能を有する 素子が形成された内部回路領域2bと入出力回路領域2 aとを有する回路形成領域2が配置されている。その入 出力回路領域2a上に、半導体チップ1とその半導体チ ップ1の外部とを電気的に接続するための電極となるボ ンディングパッド3が入出力回路領域2aの外周に沿っ て複数配置されている。



【特許請求の範囲】

【請求項1】 半導体チップを備えた半導体装置であって、

前記半導体チップは、

半導体基板の表面に形成された所定機能を有する回路形 成部と、

ワイヤボンディングを行なうための複数のボンディング パッド部とを備え、

前記ポンディングパッド部は前記回路形成部の領域内に 配置されている、半導体装置。

【請求項2】 各前記ポンディングパッド部の平面形状は、プローブ針の接触に伴って生じるプローブ痕が延びる方向に長辺を有する矩形状である、請求項1記載の半導体装置。

【請求項3】 前記ポンディングパッド部は、長辺が延びる方向に互いにずらして配置されている、請求項2記載の半導体装置。

【請求項4】 複数の前記ボンディングパッド部は千鳥 状に配置されている、請求項3記載の半導体装置。

【請求項5】 各前記ボンディングパッド部は、ワイヤ がボンディングされる第1領域と、プローブ針が当てら れる第2領域とを有している、請求項2~4のいずれか に記載の半導体装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、半導体装置に関し、特に、半導体チップの縮小化が図られるとともに、 プローブ針とボンディングパッドとの電気的な接続が良 好に行なわれる半導体装置に関するものである。

[0002]

【従来の技術】従来の半導体装置について図を用いて説、明する。図8を参照して、半導体チップ101には、トランジスタなどの素子が形成された回路形成領域102が、その大部分を占めるように位置している。さらに、半導体チップ101には、半導体チップ101と半導体チップの外部とを電気的に接続するための電極となるボンディングパッド103が複数配置されている。各ボンディングパッド103は、回路形成領域102の外側の半導体チップ101の外周に沿って配置されている。

【0003】そして、各ボンディングパッド103は、図9に示すように、配線104によって、回路形成領域102内の、特に、入出力回路102aと電気的に接続されている。なお、図9は、図8に示すAの部分を拡大したものである。

【0004】この各ボンディングパッド103には、アセンブリエ程において、金線などのワイヤがボンディングされて、ボンディングパッド103とリードフレームなどの外部端子(図示せず)とが電気的に接続されることになる。

【0005】ところで、このボンディングパッド103

は、ワイヤをボンディングするためのパッドとしての役目の他に、ウエハテスト時におけるテスタのプローブ針を接触させるためのパッドとしての役目も有している。すなわち、ウエハ製造工程において、回路形成領域に形成された素子が所定の機能を有しているか否かを評価するために、テスタのプローブ針を接触させるためのパッドとしての役目を有しているのである。

2

【0006】このとき、図9および図10に示すように、プローブ針109bをボンディングパッド103に 接触させることにより、ボンディングパッド103の表面には、プローブ痕112と呼ばれる傷が残る。このプローブ痕112には、プローブ針109bとボンディングパッド103との電気的な接続を良好にするために、プローブ針109bの進行方向に沿ってある一定の長さが必要とされる。

[0007]

【発明が解決しようとする課題】近年の半導体装置の高機能化および小型化に伴い、半導体装置には、より多くのピン(電極)が要求され、また、半導体チップそのものの小型化が要求されるようになった。

【0008】これに対応するため、半導体チップの限られた領域内により多くのボンディングパッドを形成する必要がある。

【0009】ところが、既に説明したように、ボンディングパッドには、ウエハテスト時においてプローブ痕を確保するための領域が必要とされる。これを無視して、そのボンディングパッドの領域を縮小した場合には、プローブ針がボンディングパッド103からはみ出ることがあった。また、このために、図9または図10に示すプローブ痕112がボンディングパッド103からはみ出ることがあった。その結果、プローブ針とボンディングパッドとの電気的接続が不安定となり、信頼性の高いウエハテストを行なうことができなかった。

【0010】また、反対に縮小されたボンディングパッドの領域に合わせてプローブ痕を小さくしようとすると、プローブ針とボンディングパッドとの電気的な接続が不安定となり、ウエハテストを正確に行なうことができなかった。

【0011】さらに、縮小化されたボンディングパッド 40 の領域にプローブ針を対応させるために、隣接するプローブ針の間隔し、もより狭くなる。このため、プローブカードにプローブ針を組立てるのが困難になったり、また、プローブ針とボンディングパッドとの接触を確保するためのプローブ針の調整が困難になった。

【0012】また、上記のようなプローブ針とボンディングパッド部との電気的接続性やプローブ針の組立調整の容易さを確保しようとすると、ボンディングパッドにはある程度の領域が必要となり、このために、半導体チップを容易に縮小化することができなかった。

50 【0013】本発明は、上記問題点を解決するためにな

3

されたものであり、半導体チップの縮小化が容易に図られ、かつ、プローブ針とボンディングパッドとの良好な 電気的接続性が得られるワイヤボンディングパッドを備 えた半導体装置を提供することを目的とする。

[0014]

5

【課題を解決するための手段】本発明の1つの局面における半導体装置は、半導体チップを備えた半導体装置であって、その半導体チップは、半導体基板の表面に形成された所定機能を有する回路形成部と、ワイヤボンディングを行なうための複数のボンディングパッドとを備えている。そのボンディングパッド部は回路形成部の領域内に配置されている。

【0015】この構成によれば、ボンディングパッド部が回路形成部の領域内に配置されていることによって、ボンディングパッド部の領域を回路形成部の領域とは別に確保する必要がなく、容易に半導体チップを縮小することができる。また、半導体チップの縮小に対応して、ボンディングパッド部も縮小する必要がなく、所望の領域が確保されるので、ウエハテスト時において、プローブ針とボンディングパッド部との良好な電気的接続性を得ることができる。

【0016】好ましくは、各ボンディングパッド部の平面形状は、プローブ針の接触に伴って生じるプローブ痕が延びる方向に長辺を有する矩形状である。

【0017】この場合には、プローブ針とボンディング パッド部との接触がさらに良好になり、電気的接続性が より向上する。

【0018】さらに好ましくは、ポンディングパッドは、長辺が延びる方向に互いにずらして配置されている。

【QQ19】この場合には、隣接するポンディングパッド部に接触するプローブ針の位置が互いにずれることによって、プローブ針の組立および調整が容易になる。

【0020】さらに好ましくは、複数のポンディングパッド部は千鳥状に配置されている。この場合には、ポンディングパッド部の配置に対して、プローブ針も千鳥状に配置されることになり、プローブ針の組立および調整がさらに容易になる。

【0021】また好ましくは、各ボンディングパッド部は、ワイヤがボンディングされる第1領域と、プローブ 針が当てられる第2領域とを有している。

【0022】この場合には、プローブ針が当てられる領域とワイヤがボンディングされる領域とが区別されることにより、プローブ痕のある部分を避けてワイヤをボンディングすることができ、ワイヤとボンディングパッドとの接続性が良好になる。

[0023]

【発明の実施の形態】実施の形態1

本発明の実施の形態1に係る半導体装置について図を用いて説明する。図1を参照して、半導体チップ1には、

トランジスタなどの所定機能を有する素子を含む回路形成領域2が、その半導体チップ1の領域をほぼ占めるようにシリコン基板の表面に形成されている。その回路形成領域2は、実質的な処理を行なう内部回路形成領域2 bと、TTL(Transistor Transitor Logic)回路などで構成された入出力回路領域2aを有している。回路形成領域2内には、半導体チップ1とその半導体チップ1の外部とを電気的に接続するための電極となるボンディングパッド3が複数形成されている。各ボンディングパッド3が複数形成されている。各ボンディングパッド3が複数形成されている。各ボンディングパッド3は、特に、入出力回路領域2a上に配置されている。なお、図2は図1に示すAの部分を拡大したものである。

【0024】各ポンディングパッド3は、従来の技術の項において説明したように、ウエハテスト時におけるテスタのプローブ針を接触させるためのパッドとしての役目と、ワイヤをポンディングするためのパッドとしての役目を有している。

【0025】ここで、ウエハテストについて図を用いて 説明する。図2を参照して、テスタのテストヘッド56 20 の下方にパフォーマンスボード57と、ポゴピンリング 58とを介在させてプローブカード59が配置されてい る。プローブカード59はプローブカード基板59aと プローブ針9とからなっている。プローブ針9は測定す るウェハのボンディングパッドの配置に対応するよう に、プローブカード基板59aに組立て調整される。 【0026】一方、ウエハチャック61上には、測定用 のウエハ60が載置されている。プローブ針9をボンデ

のウェハ60が載置されている。プローブ針9をボンディングパッド103に接触させて、ウエハ60にそれぞれ形成された半導体チップとテスタとを電気的に接続することによってウエハテストが行なわれる。

【0027】上述した半導体装置では、このとき、図3に示すように、プローブ針をボンディングパッド3に接触させることによって、ボンディングパッド3の表面にはプローブ痕12が残る。プローブ針とボンディングパッド3との電気的な接触性を良好に保つためには、ボンディングパッド3の平面形状を、プローブ痕12が延びる方向に長辺を有する矩形とすることが望ましい。たとえば、プローブ痕12の長手方向の長さが約40μmの場合には、その長辺の長さは100μm程度であることが望ましい。これにより、隣接するボンディングパッド3の間隔し、が縮まったとしても、十分なプローブ痕12を確保することができ、プローブ針とボンディングパッド3との電気的接続性が良好となり、安定したウエハテストを行なうことができる。

【0028】また、図4に示すように、ボンディングパッド3の下方には、トランジスタなどの素子が形成された素子形成層4とアルミニウム配線などの金属配線層5とを含む入出力回路領域2aが位置している。このため、ボンディングパッド3の厚さtを15000Å程度50として、従来のボンディングパッドの厚さよりも十分に

厚くすることにより、ウエハテストやワイヤボンディング時のダメージがその入出力回路領域2aへ及ぶのを抑制することが望ましい。さらに、ウエハテスト時におけるプローブ針の針圧を従来の10g/pinから5g/pinへ下げることによって、入出力回路領域2aのダメージをより抑制することができる。

【0029】また、ボンディングパッド3の直下に入出力回路領域2aが位置していることにより、ボンディングパッド3と素子形成層4とをほぼ最短距離の配線にて電気的に接続することができる。これにより、入出力回路領域の電気的特性を向上させることができる。

【0030】そして、ボンディングパッド3を回路形成領域2の入出力回路領域2a内に配置することによって、ボンディングパッド3を形成するための領域を回路形成領域2とは別にシリコン基板上に確保する必要がない。これにより、図1に示すように、ボンディングパッド3の大きさや配置に律速されることなく、従来の半導体チップ101よりも半導体チップ1を容易に縮小化することができる。

【0031】実施の形態2

実施の形態1に係る半導体装置では、各ボンディングパッド3は、入出力回路領域2a上にその外周に沿って配置されている。この場合には、プローブ針として、隣接するボンディングパッド間の距離し、に対応するようなプローブ針をプローブカードに組立てる必要がある。このため、その距離し、によっては、プローブ針をプローブカードに組立てるのが困難になることがある。そこで、これを解消するボンディングパッドを有する半導体装置について図を用いて説明する。

【0032】図5を参照して、実施の形態2に係る半導体装置では、特に各ボンディングパッド3aは、入出力回路領域2a上にその外周に沿って千鳥状に配置されている。これ以外の構成については、実施の形態1において説明した半導体装置と同様である。

【0033】この半導体装置では、隣接するボンディングパッド3aの間隔し、が狭くなっても、ボンディングパッド3aの長辺側真横に位置するボンディングパッドとの距離し。が、ボンディングパッド3aの短辺の長さ分以上長くなるため、プローブ針のプローブカードへの組立および調整がより容易になる。これにより、プローブ針とボンディングパッド3aとの電気的な接触がより良好となり、安定したウェハテストを行なうことができる。

【0034】実施の形態3

実施の形態 1 および 2 に係る半導体装置の各ポンディングパッド 3、3 a では、ワイヤボンディングの工程において、プローブ痕 1 2 の部分にワイヤがボンディングされることになる。このため、プローブ痕の存在によって、ボンディングパッド 3、3 a にワイヤが良好にポンディングされないことが想定される。そこで、これを解

消するボンディングパットを有する半導体装置について 図を用いて説明する。

【0035】図6および図7を参照して、実施の形態3に係る半導体装置では、各ボンディングパッド3bは、入出力回路領域2a上にその外周に沿って配置されている。しかし、実施の形態1に係る半導体装置とは異なり、各ボンディングパッド3bはプローブ痕12が形成されるプローブ針接触領域6aとワイヤがボンディングされるワイヤボンディング領域6bとを有するように、より長い長辺を有している。しかも、プローブ針接触領域6aは、図6に示されているように、千鳥状に配置されている。これ以外の構成については、実施の形態1において説明した半導体装置と同様である。

【0036】この半導体装置では、プローブ痕12を形成する部分(プローブ針接触領域6a)とワイヤをボンディングする部分(ワイヤボンディング領域6b)とが区別されているため、ワイヤをボンディングパッド3bに良好に接続することができる。しかも、実施の形態4に係る半導体装置と同様に、プローブ針のプローブカードへの組立および調整がより容易になる。

【0037】なお、実施の形態2および3においては、各ボンディングパッドまたはボンディングされる部分の配置として、千鳥状の配置を例に挙げたが、これに限られず、ボンディングパッド部の長辺が延びる方向に互いにずれるようにボンディングパッド部またはワイヤがボンディングされる部分を配置しても、ボンディングパッドに接触するプローブ針の位置が互いにずれることによって、プローブ針の組立および調整が容易になり、安定したウェハテストを行なうことができる。

【 0 0 3 8 】 今回開示された実施の形態はすべての点で 例示であって制限的なものではないと考えられるべきで ある。本発明の範囲は上記した説明ではなくて特許請求 の範囲によって示され、特許請求の範囲と均等の意味お よび範囲内でのすべての変更が含まれることが意図され る。

[0039]

【発明の効果】本発明の1つの局面における半導体装置によれば、ボンディングパッド部が回路形成部の領域内に配置されていることによって、ボンディングパッド部の領域を回路形成部の領域とは別に確保する必要がなく、容易に半導体チップを縮小することができる。また、半導体チップの縮小に対応して、ボンディングパッド部も縮小する必要がなく、所望の領域が確保されるので、ウエハテスト時において、プローブ針とボンディングパッド部との良好な電気的接続性を得ることができる。

【0040】好ましくは、各ポンディングパッド部の平面形状は、プローブ針の接触に伴って生じるプローブ痕が延びる方向に長辺を有する矩形状であることにより、 50 プローブ針とボンディングパッド部との接触がさらに良 好になり、電気的接続性がより向上する。

【0041】さらに好ましくは、ポンディングパッドは、長辺が延びる方向に互いにずらして配置されていることにより、隣接するボンディングパッド部に接触するプローブ針の位置が互いにずれることによって、プローブ針の組立および調整が容易になる。

【0042】さらに好ましくは、複数のボンディングパッド部は千鳥状に配置されていることにより、ボンディングパッド部の配置に対して、プローブ針も千鳥状に配置されることになり、プローブ針の組立および調整がさらに容易になる。

【0043】また好ましくは、各ボンディングパッド部は、ワイヤがボンディングされる第1領域と、プローブ針が当てられる第2領域とを有していることにより、プローブ針が当てられる領域とワイヤがボンディングされる領域とが区別されて、プローブ痕のある部分を避けてワイヤをボンディングすることができ、ワイヤとボンディングパッドとの接続性が良好になる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1に係る半導体装置の一平面図である。

【図2】 ウエハテストの方法を示す図である。

【図3】 図1に示す半導体装置の部分拡大平面図である。

【図4】 図1に示す半導体装置の部分拡大断面図である。

【図5】 本発明の実施の形態2に係る半導体装置の部分拡大平面図である。

【図6】 本発明の実施の形態3に係る半導体装置の部分拡大平面図である。

0 【図7】 図6に示す半導体装置の一断面図である。

【図8】 従来の半導体装置の一平面図である。

【図9】 図8に示す半導体装置の部分拡大平面図である。

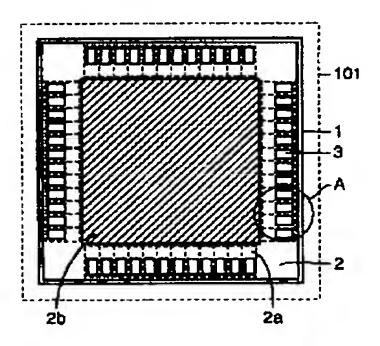
【図10】 従来の半導体装置における半導体チップと プローブ針との接触の様子を示す図である。

【符号の説明】

1 半導体チップ、2 回路形成領域、2a 入出力回路領域、2b 内部回路領域、3、3a、3b ポンディングパッド、9 プローブ針、4 案子形成層、5

20 金属配線層、6 a プローブ針接触領域、6 b ワイヤ ボンディング領域、1 2 プローブ痕。

[図1] [図2] [図3]



12

2a

